

EXAME NACIONAL DO ENSINO SECUNDÁRIO
12.º Ano de Escolaridade (Decreto-Lei n.º 286/89, de 29 de Agosto)
Curso Tecnológico de Electrotecnia/Electrónica

Duração da prova: 120 minutos
2004

1.ª FASE

PROVA ESCRITA DE SISTEMAS DIGITAIS

- A prova é constituída por dois Grupos, I e II.
- As justificações que apresentar devem ser completas e sucintas.
- A prova inclui, na página 5, a relação completa das instruções do microprocessador 8085.

GRUPO I

1. A figura 1 representa um circuito sequencial capaz de gerar nas saídas Q_2 , Q_1 e Q_0 dos seus biestáveis uma determinada sequência em binário.

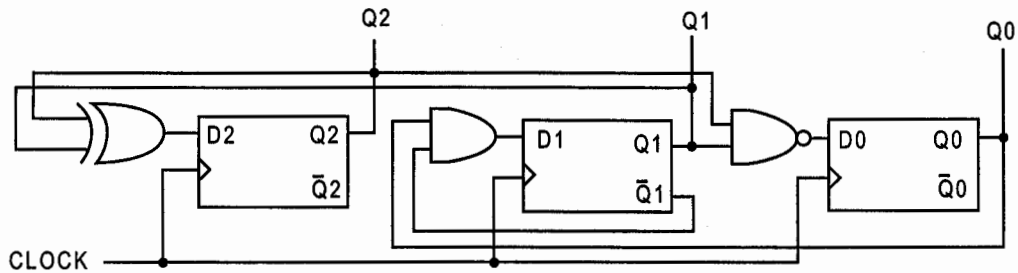


Figura 1

Sabendo que foi feito um *reset* inicial às saídas Q , e que Q_2 representa o *bit* mais significativo (MSB), determine, em decimal, a sequência produzida pelo circuito nas saídas Q_2 , Q_1 e Q_0 . Justifique a resposta através da construção da tabela de transição de estados.

2. Um sistema baseado no microprocessador 8085 dispõe de uma memória **ROM** de 2 *Kbytes* com início no endereço 0000H, e uma memória **RAM** de 4 *Kbytes*. Entre as memórias **ROM** e **RAM** existe 1 k posições livres para possíveis expansões da memória do sistema.

2.1. Determine, em hexadecimal, os endereços finais das memórias **ROM** e **RAM**.

2.2. Sabendo que a unidade de memória **ROM** é constituída por unidades de **ROM** de 1 k x 4 *bits*, com entradas **CS** (selecção de circuito) que activam a nível alto, estabeleça o esquema de ligações das unidades que constituem a memória **ROM** do sistema.

3. Desenhe o diagrama de estados de um detector de Mealy, tal que a saída **S** fique a «1» quando a entrada **E** estiver a «0», e tenha ocorrido a sequência «101» nos três últimos impulsos de *clock*.

Logo que activa a «1», a saída desactiva no instante de *clock* seguinte, retomando o circuito o estado inicial.

4. Estabeleça, tão simplificadas quanto possível, utilizando biestáveis tipo **J-K**, as equações de excitação necessárias à implementação de um circuito sequencial síncrono que, mediante um sinal de controlo **X**, produza, à frequência do sinal de *clock*, os números 0, 1, 2, 3, [0, ... quando $X = 0$. Sempre que o sinal de controlo é colocado a «1», o circuito regressa ao estado de contagem inicial (0) no impulso de *clock* seguinte.

GRUPO II

1. Os sistemas com microprocessador do tipo 8085 dispõem de um registo designado por ponteiro da pilha (**SP**), incorporado no próprio microprocessador, e de uma **pilha** (zona reservada da memória principal).

Explique a relação de funcionamento entre o **SP** e a **pilha** na execução de programas.

2. Indique, justificando, os conteúdos das posições de memória **1F00H** e **1F01H** após a execução do programa em **Assembly** do microprocessador 8085, representado na figura 2.

Programa em Assembly
ORG 1000H
LXI SP,1800H
MVI A, 15H
MVI B, 1FH
MVI C, 01H
ADD B
STA 1F00H
MOVA, B
STAX B
HLT

Figura 2

3. Estabeleça um programa em linguagem **Assembly**, com as instruções do microprocessador 8085, que permita copiar um bloco de dados de uma determinada zona da memória **RAM** para uma outra zona da mesma memória.

Os dados encontram-se entre os endereços **1200H** e **1400H** (ambos inclusive), e devem ser transferidos para a zona de memória **RAM** com início no endereço **1700H**.

FIM

INSTRUÇÕES DO MICROPROCESSADOR 8085

INSTRUÇÕES DE TRANSFERÊNCIA DE DADOS

	Mover A,A 7F A,B 78 A,C 79 A,D 7A A,E 7B A,H 7C A,L 7D A,M 7E	Mover B,A 47 B,B 40 B,C 41 B,D 42 B,E 43 B,H 44 B,L 45 B,M 46	Mover C,A 4F C,B 48 C,C 49 C,D 4A C,E 4B C,H 4C C,L 4D C,M 4E	Mover D,A 57 D,B 50 D,C 51 D,D 52 D,E 53 D,H 54 D,L 55 D,M 56	Mover E,A 5F E,B 58 E,C 59 E,D 5A E,E 5B E,H 5C E,L 5D E,M 5E
MOV		MOV	MOV	MOV	MOV
	Mover H,A 67 H,B 60 H,C 61 H,D 62 H,E 63 H,H 64 H,L 65 H,M 66	Mover L,A 6F L,B 68 L,C 69 L,D 6A L,E 6B L,H 6C L,L 6D L,M 6E	Mover M,A 77 M,B 70 M,C 71 M,D 72 M,E 73 M,H 74 M,L 75	Mover imediato A,byte 3E B,byte 06 C,byte 0E D,byte 16 E,byte 1E H,byte 26 L,byte 2E M,byte 36	Carregar imediato B, dble 01 D, dble 11 H, dble 21 SP, dble 31
MOV		MOV	MOV	MVI	LXI
			XCHG EB		
Carregar/armazenar LDAX B 0A STAX B 02 LDAX D 1A STAX D 12 LHLD end 2A SHLD end 22 LDA end 3A STA end 32					
end = endereço de 16 bits					

INSTRUÇÕES ARITMÉTICAS E LÓGICAS

	Somar * A 87 B 80 C 81 D 82 E 83 H 84 L 85 M 86	Somar * A 8F B 88 C 89 D 8A E 8B H 8C L 8D M 8E	Soma dupla + B 09 D 19 H 29 SP 39	Subtrair * A 97 B 90 C 91 D 92 E 93 H 94 L 95 M 96	Subtrair * A 9F B 98 C 99 D 9A E 9B H 9C L 9D M 9E	Incrementar ** A 3C B 04 C 0C D 14 E 1C H 24 L 2C M 34
ADD		ADC	DAD:	SUB	SBB	INR
	Lógicas * A A7 B A0 C A1 D A2 E A3 H A4 L A5 M A6	Lógicas * A AF B A8 C A9 D AA E AB H AC L AD M AE	Lógicas * A B7 B B0 C B1 D B2 E B3 H B4 L B5 M B6	Lógicas * A BF B B8 C B9 D BA E BB H BC L BD M BE	Imediatas * ADI byte C6 ACI byte CE SUI byte D6 SBI byte DE ANI byte E6 XRI byte E6 ORI byte F6 CPI byte FE	INX B 03 D 13 H 23 SP 33
ANA	XRA	ORA	CMP			DCR
						Decrementar ** A 3D B 05 C 0D D 15 E 1D H 25 L 2D M 35
Especiais DAA * 27 CMA 2F STC + 37 CMC 3F						DCX B 0B D 1B H 2B SP 3B
Rotação + RLC 07 RRC 0F RAL 17 RAR 1F						
* - todos os bits de flag (S, Z, AC, P e CY) são afectados. ** - todos os bits de flag, excepto o CY (transporte), são afectados. As instruções INX e DCX não afectam nenhuma flag. + - apenas CY é afectado. P = "1" se paridade par						
Mnemónicos com direitos autorais reservados pela Intel Corporation.						

INSTRUÇÕES DE DESVIO

INSTRUÇÕES DE CONTROLO

Saltar JMP end C3 JNZ end C2 JZ end CA JNC end D2 JC end DA JPO end E2 JPE end EA JP end F2 JM end FA PCHL E9	Retornar RET C9 RNZ C0 RZ C8 RNC D0 RC D8 RPO E0 RPE E8 RP F0 RM F8	Chamar CALL end CD CNZ end C4 CZ end CC CNC end D4 CC end DC CPO end E4 CPE end EC CP end F4 CM end FC	Recomeçar 0 C7 1 CF 2 D7 3 DF 4 E7 5 EF 6 F7 7 FF		
			RST		
Operação com pilha PUSH B C5 D D5 H E5 PSW F5 POP B C1 D D1 H E1 PSW F1					
Entrada/Saída OUT byte D3 IN byte DB					
Controlo DI F3 EI FB NOP 00 HLT 76 RIM 20 SIM 30					
XTHL E3 SPHL F9					

COTAÇÕES

GRUPO I

1.	32 pontos
2.	32 pontos
2.1.	12 pontos
2.2.	20 pontos
3.	20 pontos
4.	24 pontos
	Subtotal	<u>108 pontos</u>

GRUPO II

1.	18 pontos
2.	30 pontos
3.	44 pontos
	Subtotal	<u>92 pontos</u>
	TOTAL	<u>200 pontos</u>