

EXAME NACIONAL DO ENSINO SECUNDÁRIO

12.º Ano de Escolaridade (Decreto-Lei n.º 286/89, de 29 de Agosto)
Curso Tecnológico de Electrotecnia/Electrónica

Duração da prova: 120 minutos

**1.^a FASE
2.^a CHAMADA**

PROVA ESCRITA DE SISTEMAS DIGITAIS

- As justificações que apresentar devem ser completas e sucintas.
 - A prova inclui uma folha com as instruções do microprocessador 8085.

1. Considere um circuito sequencial síncrono formado por uma cadeia de três biestáveis tipo T, com as seguintes equações de entrada:

$$T_0 = Q_1 \cdot \bar{Q}_2 ; \quad T_1 = 1 \quad \text{et} \quad T_2 = Q_1$$

Indique a sequência produzida pelo circuito, justificando a resposta através da construção da tabela de transições de estados.

Considere o estado inicial de $Q_2 = Q_1 = Q_0 = 0$ e Q_2 como o bit mais significativo (MSB).

2. A figura 1 representa um arranjo lógico programável (PLA), em que a intersecção de duas linhas na matriz dos fusíveis com o símbolo * sobreposto corresponde a uma ligação programável (fusível intacto). A memória está programada para gerar as funções S_2 e S_1 :

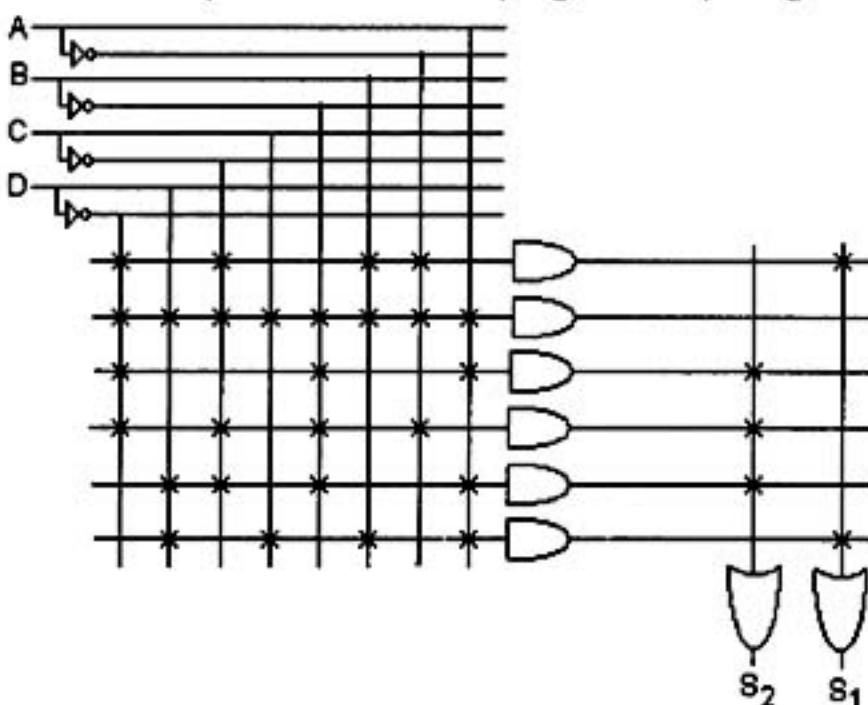


Figura 1

Escreva as equações lógicas das funções programadas.

V.S.F.F.

143/1

3. Uma unidade de memória ROM dispõe de 4 entradas de endereço (A_0 a A_3), 4 saídas de dados (D_0 a D_3) e 1 linha de controlo CS (selecção de chip) que activa a nível alto. Utilizando unidades idênticas, estabeleça o esquema de blocos com as ligações e circuitos lógicos necessários à implementação de uma memória ROM com a capacidade para armazenar 32 palavras de 8 bits.
4. Um circuito sequencial síncrono, com elementos de memória tipo D, tem o seguinte funcionamento:
- Com a entrada de controlo X nos níveis lógicos «0» ou «1», o circuito contará, respectivamente, 0, 1, 2, 3, 4, [0, ... ou 0, 2, 5, [0, ...
 - Se durante a contagem o valor de X for alterado, esta será sempre ascendente.

Determine as equações simplificadas dos elementos de memória, necessárias à representação do circuito.

II

1. Na figura 2, estão indicados os conteúdos binários dos registos A e B, assim como a situação das flags do registo de estado, antes da execução da instrução ADC B.

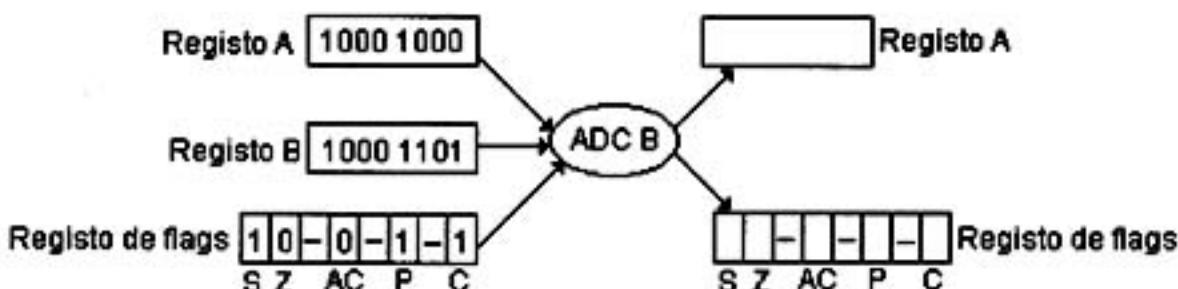


Figura 2

- 1.1. Indique os conteúdos do registo A e do registo de flags após a execução da instrução ADC B.

Justifique a sua resposta.

- 1.2. Justifique o tipo de endereçamento utilizado pela instrução ADC B.

2. No seguinte extracto de programa, escrito em linguagem Assembly, detectam-se 3 erros na aplicação das instruções.

Identifique esses erros.

Justifique a sua resposta.

```

LXI H,1111H
LXI D,1222H
MVI A,M
ADD 66H
STA 1500H
STAX 1555H
  
```

3. Um determinado número X de 16 bits encontra-se guardado nas posições de memória 1300H (byte de menor peso) e 1301H. Utilizando as instruções do microprocessador 8085, estabeleça um programa em linguagem Assembly que permita calcular o complemento a dois do número X, colocando o resultado nas posições de memória 1302H (byte de menor peso) e 1303H.

FIM

INSTRUÇÕES DO MICROPROCESSADOR 8085

INSTRUÇÕES DE TRANSFERÊNCIA DE DADOS

MOV:	Mover	Mover	Mover	Mover	Mover
	A,A 7F	B,A 47	C,A 4F	D,A 57	E,A 5F
	A,B 78	B,B 40	C,B 48	D,B 50	E,B 58
	A,C 79	B,C 41	C,C 49	D,C 51	E,C 59
	A,D 7A	B,D 42	C,D 4A	D,D 52	E,D 5A
	A,E 7B	B,E 43	C,E 4B	D,E 53	E,E 5B
	A,H 7C	B,H 44	C,H 4C	D,H 54	E,H 5C
	A,L 7D	B,L 45	C,L 4D	D,L 55	E,L 5D
MOV:	A,M 7E	B,M 46	C,M 4E	D,M 56	E,M 5E
	Mover	Mover	Mover	Mover imediato	Carregar imediato
	H,A 67	L,A 6F	M,A 77	A,byte 3E	B, byte 01
	H,B 60	L,B 68	M,B 70	B,byte 06	D, byte 11
	H,C 61	L,C 69	M,C 71	C,byte 0E	H, byte 21
	H,D 62	L,D 6A	M,D 72	D,byte 16	SP, byte 31
	H,E 63	L,E 6B	M,E 73	E,byte 1E	
	H,H 64	L,H 6C	M,H 74	H,byte 26	
MOV:	H,L 65	L,L 6D	M,L 75	L,byte 2E	
	H,M 66	L,M 6E	XCHG EB	M,byte 36	
Carregar/armazenar					
LDAX B 0A STAX B 02 LDAX D 1A STAX D 12 LHLD end 2A SHLD end 22 LDA end 3A STA end 32					
and = endereço de 16 bits					

INSTRUÇÕES ARITMÉTICAS E LÓGICAS

ADD:	Somar *	Somar *	Soma dupla *	Subtrair *	Subtrair *	Incrementar **
	A 87	A 8F	B 09	A 97	A 9F	A 3C
	B 80	B 88	D 19	B 90	B 98	B 04
	C 81	C 89	H 29	C 91	C 99	C 0C
	D 82	D 8A	SP 39	D 92	D 9A	D 14
	E 83	E 8B	SUB: E 93	E 93	E 9B	E 1C
	H 84	H 8C	SBB: H 94	H 94	H 9C	H 24
	L 85	L 8D	L 95	L 95	L 9D	L 2C
ANA:	M 86	M 8E	M 96	M 96	M 9E	M 34
	Lógicas *	Lógicas *	Lógicas *	Lógicas *	Imediatas *	INX: B 03
	A A7	A AF	A B7	A BF	ADI byte C6	D 13
	B A0	B AB	B B0	B B8	ACI byte CE	H 23
	C A1	C A9	C B1	C B9	SUI byte D8	SP 33
	D A2	D AA	D B2	D BA	SBI byte DE	
	E A3	E AB	E B3	E BB	ANI byte E6	
	H A4	H AC	H B4	H BC	XRI byte EE	
ANA:	L A5	L AD	L B5	L BD	ORI byte F6	
	M A6	M AE	M B6	M BE	CPI byte FE	
Especiais						
DAA + 27 CMA 2F STC + 37 CMC 3F						
Rotação +						
RLC 07 RRC 0F RAL 17 RAR 1F						
Decrementar **						
INX: A 3D B 05 C 0D D 15 E 1D H 25 L 2D M 35						
Decrementar **						
DCR: B 0B D 1B H 2B SP 3B						
DCX:						
* - todos os bits da flag (S, Z, AC, P e CY) são afectados						
** - todos os bits da flag, excepto o CY (transporte), são afectados						
As instruções INX e DCX não afectam nenhuma flag						
+ - apenas CY é afectado						
P = 1 se paridade par						
Os mnemónicos com direitos autorais reservados pela Intel Corporation						

INSTRUÇÕES DE DESVIO

Saltar	Retornar	Chamar	RST:	Operação com pilha	Entrada/Saída	
	RET C9	CALL end CD		0 C7	B C5	
	RN2 C0	CNZ end C4		1 CF	D D6	
	RZ C8	CZ end CC		2 D7	H E5	
	RNC D0	CNC end D4		3 DF	PSW F5	
	RC D8	CC end DC		4 E7		
	RPO E0	CPO end E4		5 EF		
	RPE E8	CPE end EC		6 F7		
JMP end	RP F0	CP end F4		7 FF		
	RM F8	CM end FC		XTHL E3		
	E9			SPHL F9		
Control						
DI F3 EI FB NOP 00 HLT 76 RIM 20 SIM 30						

V.S.F.F.

COTAÇÕES

I

- | | | |
|----|-------|-----------|
| 1. | | 24 pontos |
| 2. | | 20 pontos |
| 3. | | 26 pontos |
| 4. | | 42 pontos |

II

- | | | |
|-------------|-------|------------|
| 1. | | 21 pontos |
| 1.1. | | 15 pontos |
| 1.2. | | 6 pontos |
| 2. | | 21 pontos |
| 3. | | 46 pontos |
| <hr/> | | |
| TOTAL | | 200 pontos |