

**EXAME NACIONAL DO ENSINO SECUNDÁRIO**

**12.º Ano de Escolaridade (Decreto-Lei n.º 286/89, de 29 de Agosto)**  
**Curso Tecnológico de Electrotecnia/Electrónica**

Duração da prova: 120 minutos  
2001

**2.ª FASE**

**PROVA ESCRITA DE SISTEMAS DIGITAIS**

---

- A prova é constituída por dois Grupos I e II.
- As justificações que apresentar devem ser completas e sucintas.
- A prova inclui, na página 5, as instruções do microprocessador 8085.

## GRUPO I

1. A figura 1 representa um circuito sequencial síncrono, com entradas X e Y e saída Q, elaborado a partir de um biestável R-S, ao qual se juntou um conjunto de portas lógicas.

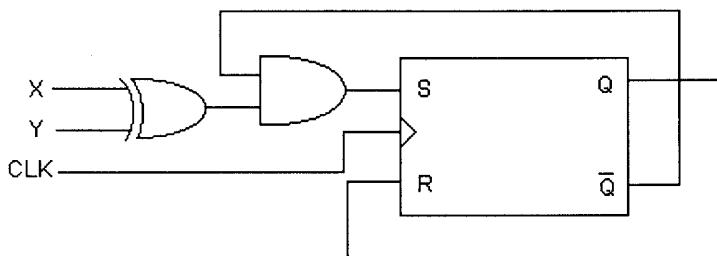


Figura 1

- 1.1. Estabeleça a tabela de transições do circuito.
- 1.2. Represente um outro circuito capaz de realizar a mesma função do circuito da figura 1, utilizando, para o efeito, um biestável tipo J-K síncrono e o menor número possível de portas lógicas.
2. Um sistema programável baseado no microprocessador 8085, de 8 bits, dispõe de uma memória formada por diversos circuitos integrados, distribuídos de acordo com a tabela (fig. 2).

Endereços iniciais	Memória	Endereços finais
0000H	EPROM 1	03FFH
0400H	EPROM 2	07FFH
0800H	Zona não utilizada	0FFFH
1000H	RAM 1	13FFH
1400H	RAM 2	17FFH

Figura 2

- 2.1. Indique uma das funções possíveis da EPROM no funcionamento do sistema programável.
- 2.2. Estabeleça o esquema de blocos da memória do sistema e do descodificador de seleção dos circuitos integrados, com a representação das linhas de endereços, de controlo e de dados. As entradas de seleção dos circuitos de memória (*chip select*) activam a nível baixo, dispondo ainda as unidades de memória RAM de uma outra entrada que permite seleccionar a memória para leitura ou para escrita (R/W).

V.S.F.F.

143/3

3. Pela aplicação do modelo de **Moore**, pretende-se projectar um circuito sequencial síncrono com o seguinte funcionamento:

Sempre que as entradas **E<sub>1</sub>** e **E<sub>2</sub>** assumem valores lógicos iguais em dois períodos consecutivos do sinal de *clock*, a saída **S** do circuito activa a “1”. A saída permanece com o valor lógico “1” enquanto **E<sub>1</sub> = E<sub>2</sub>**, retomando o valor lógico “0” logo que **E<sub>1</sub> ≠ E<sub>2</sub>**.

3.1. Represente o diagrama de estados do circuito.

3.2. Utilizando elementos de memória tipo **D**, determine, na forma mais simplificada, as equações de excitação dos biestáveis e da saída **S** do circuito.

## GRUPO II

1. O ciclo de instrução do microprocessador pode ser constituído por um ou por vários ciclos máquina, conforme a função da instrução.

Explique em que consiste o primeiro ciclo máquina de um ciclo de instrução.

2. Considere o seguinte programa **Assembly** do microprocessador 8085 representado na figura 3.

Endereço	Assembly
1000H	LXI SP,1100H
1003H	LXI H,1090H
1006H	MVI A,1FH
1008H	ADD H
1009H	CALL 1010H
100CH	STA 1200H
100FH	HLT
1010H	MOV B,A
1011H	RET

Figura 3

Indique e justifique, após a execução do programa:

2.1. o conteúdo do acumulador.

2.2. o conteúdo do apontador da pilha (**SP**).

3. Escreva um programa em linguagem **Assembly**, com as instruções do microprocessador 8085, que permita efectuar a adição de três números inteiros e positivos, colocados na memória, respectivamente em **1050H**, **1051H** e **1052H**, cuja soma não ultrapassa o valor **FFH**. O resultado da adição deverá ficar guardado na posição de memória **1053H**.

## INSTRUÇÕES DO MICROPROCESSADOR 8085

INSTRUÇÕES DE TRANSFERÊNCIA DE DADOS					
MOV: Mover	MOV: Mover	MOV: Mover	MOV: Mover	MOV: Mover	MOV: Mover
A,A 7F A,B 78 A,C 79 A,D 7A A,E 7B A,H 7C A,L 7D A,M 7E	B,A 47 B,B 40 B,C 41 B,D 42 B,E 43 B,H 44 B,L 45 B,M 46	C,A 4F C,B 48 C,C 49 C,D 4^ C,E 4B C,H 4C C,L 4D C,M 4E	D,A 57 D,B 50 D,C 51 D,D 52 D,E 53 D,H 54 D,L 55 D,M 56	E,A 5F E,B 58 E,C 59 E,D 5^ E,E 5B E,H 5C E,L 5D E,M 5E	
MOV: Mover	MOV: Mover	MOV: Mover	MOV: Mover imediato	Carregar imediato	
H,A 67 H,B 60 H,C 61 H,D 62 H,E 63 H,H 64 H,L 65 H,M 66	L,A 6F L,B 68 L,C 69 L,D 6A L,E 6B L,H 6C L,L 6D L,M 6E	M,A 77 M,B 70 M,C 71 M,D 72 M,E 73 M,H 74 M,L 75	MVI: A,byte 3E B,byte 06 C,byte 0E D,byte 16 E,byte 1E H,byte 26 L,byte 2E M,byte 36	LXI: B,dble 01 D,dble 11 H,dble 21 SP,dble 31	
			XCHG EB		
Carregar/armazenar					
LDAX B 0A STAX B 02 LDAX D 1A STAX D 12 LHLD end 2A SHLD end 22 LDA end 3A STA end 32					
end = endereço de 16 bits					

INSTRUÇÕES ARITMÉTICAS E LÓGICAS					
Somar *	Somar *	Soma dupla +	Subtrair *	Subtrair *	Incrementar **
ADD: A 87 B 80 C 81 D 82 E 83 H 84 L 85 M 86	ADC: A 8F B 88 C 89 D 8A E 8B H 8C L 8D M 8E	DAD: B 09 D 19 H 29 SP 39	SUB: A 97 B 90 C 91 D 92 E 93 H 94 L 95 M 96	SBB: A 9F B 98 C 99 D 9A E 9B H 9C L 9D M 9E	INR: A 3C B 04 C 0C D 14 E 1C H 24 L 2C M 34
Lógicas *	Lógicas *	Lógicas *	Lógicas *	Imediatas *	INX: B 03 D 13 H 23 SP 33
ANA: A A7 B A0 C A1 D A2 E A3 H A4 L A5 M A6	XRA: A AF B A8 C A9 D AA E AB H AC L AD M AE	ORA: A B7 B B0 C B1 D B2 E B3 H B4 L B5 M B6	CMP: A BF B B8 C B9 D BA E BB H BC L BD M BE	ADI byte C6 ACI byte CE SUI byte D6 SBI byte DE ANI byte E6 XRI byte EE ORI byte F6 CPI byte FE	Decrementar ** INX: B 03 D 13 H 23 SP 33
Especiais					
DAA * 27 CMA 2F STC + 37 CMC 3F					
Rotação +					
RLC 07 RRC 0F RAL 17 RAR 1F					
DCR: A 3D B 05 C 0D D 15 E 1D H 25 L 2D M 35					
DCX: B 0B D 1B H 2B SP 3B					
* - todos os bits de flag (S, Z, AC, P e CY) são afetados. ** - todos os bits de flag, excepto o CY (transporte), são afetados. As instruções INX e DCX não afetam nenhuma flag. + - apenas CY é afetado. P = 1 se paridade par.					
Mnemônicos com direitos autorais reservados pela Intel Corporation.					

INSTRUÇÕES DE DESVIO					
INSTRUÇÕES DE CONTROLO					
Saltar	Retornar	Chamar	Recomeçar	Operação com pilha	Entrada/Saída
JMP end C3 JNZ end C2 JZ end CA JNC end D2 JC end DA JPO end E2 JPE end EA JP end F2 JM end FA PCHL E9	RET C9 RNZ C0 RZ C8 RNC D0 RC D8 RPO E0 RPE E8 RP F0 RM F8	CALL end CD CNZ end C4 CZ end CC CNC end D4 CC end DC CPO end E4 CPE end EC CP end F4 CM end FC	RST: 0 C7 1 CF 2 D7 3 DF 4 E7 5 EF 6 F7 7 FF	PUSH: B C5 D D5 H E5 PSW F5	OUT byte D3 IN byte DB
Controlo					
POP: B C1 D D1 H E1 PSW F1					
XTHL E3 SPHL F9					

V.S.F.F.

## COTAÇÕES

### GRUPO I

1.	.....	<b>38 pontos</b>
1.1.	.....	14 pontos
1.2.	.....	24 pontos
2.	.....	<b>30 pontos</b>
2.1.	.....	8 pontos
2.2.	.....	22 pontos
3.	.....	<b>40 pontos</b>
3.1.	.....	16 pontos
3.2.	.....	24 pontos

### GRUPO II

1.	.....	<b>14 pontos</b>
2.	.....	<b>34 pontos</b>
2.1.	.....	16 pontos
2.2.	.....	18 pontos
3.	.....	<b>44 pontos</b>
	<b>TOTAL</b>	<b>200 pontos</b>