

EXAME NACIONAL DO ENSINO SECUNDÁRIO

12.º Ano de Escolaridade (Decreto-Lei n.º 286/89, de 29 de Agosto)

Curso Tecnológico de Electrotecnia/Electrónica

Duração da prova: 120 minutos

2003

2.ª FASE

PROVA ESCRITA DE SISTEMAS DIGITAIS

- A prova é constituída por dois Grupos, I e II.
- As justificações que apresentar devem ser completas e sucintas.
- A prova inclui, na página 6, as instruções do microprocessador 8085.

GRUPO I

1. Considere o circuito sequencial assíncrono, representado na figura 1, constituído por três biestáveis com saídas Q_1 , Q_2 e Q_3 . A saída Q_3 é o bit mais significativo (MSB) do circuito.

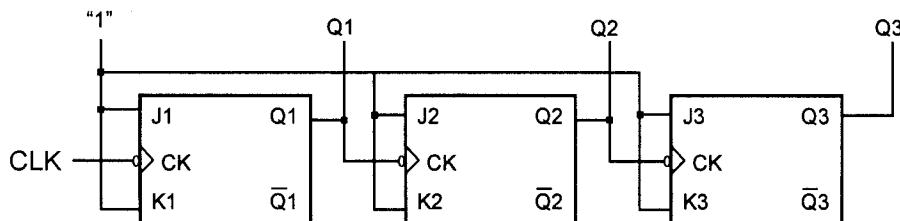


Figura 1

- 1.1. Indique a frequência do sinal que se obtém em Q_2 quando a frequência do sinal de *clock* (CLK) aplicado ao primeiro biestável é de 100 Hz.
- 1.2. Utilizando o menor número possível de portas lógicas, e dotando os biestáveis de entradas assíncronas de *clear* (CLR) que activam a nível baixo, desenhe o circuito com as alterações que considere necessárias para que passe a funcionar como um contador assíncrono ascendente de **módulo 6**.
2. A figura 2 representa o diagrama de blocos de uma memória ROM, organizada internamente pelo método da selecção linear, sendo A_0 a A_8 as linhas de endereço, D_0 a D_7 as linhas de dados e CS (selecção de circuito) a linha de controlo.

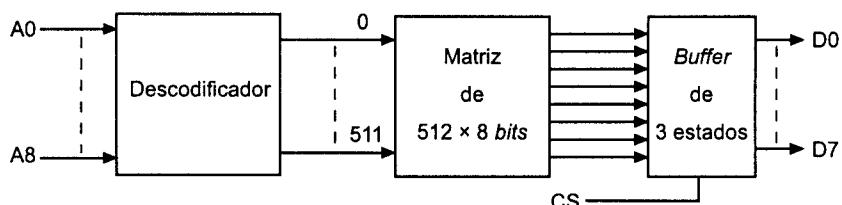


Figura 2

Desenhe o diagrama de blocos de uma memória ROM que armazene o mesmo número de palavras de 8 bits como a indicada, admitindo que está organizada internamente pelo método da selecção por dupla descodificação (selecção bidimensional), e com uma matriz de 64 x 64 bits.

3. A figura 3 representa o diagrama de transição de estados de um detector de Mealy, com uma entrada X e uma saída S , que activa de acordo com as condições estabelecidas.

Represente o circuito lógico do detector, o mais simplificado possível, utilizando para o efeito biestáveis tipo D, que activam no flanco ascendente do *clock* (CLK), e a lógica combinacional adequada.

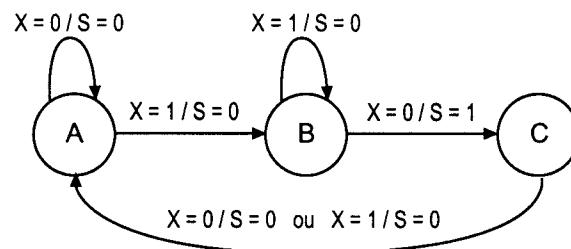


Figura 3

GRUPO II

1. Um sistema com microprocessador 8085 dispõe de uma memória **RAM** que comprehende as posições de memória entre **1000H** e **1FFFH**.

Sabendo que um programa em linguagem **Assembly**, com sub-rotinas, foi carregado nas primeiras trinta posições da memória da **RAM** do sistema, explique se seria correcto iniciar o apontador da pilha (**SP**) com o endereço **100AH**.

2. Na figura 4 estão indicados os conteúdos hexadecimais dos registos **HL** e **BC**, assim como a situação das *flags* do registo de estado, antes da execução da instrução **DAD B**.

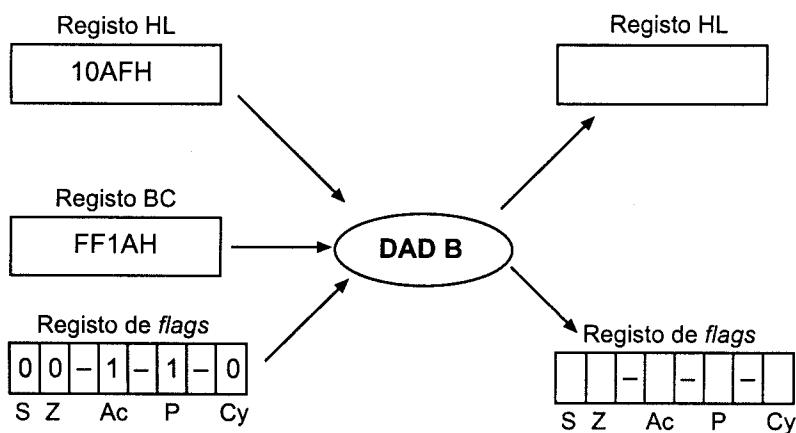


Figura 4

- 2.1. Determine o conteúdo do registo **HL** e a situação do registo de *flags*, após a execução da instrução **DAD B**.
- 2.2. Indique o tipo de endereçamento utilizado pela instrução **DAD B**.
3. Escreva um programa em linguagem **Assembly**, utilizando as instruções do microprocessador 8085, que permita efectuar a multiplicação de dois números inteiros e positivos, de um byte cada, colocados na memória em **1500H** e **1501H**.
O resultado da multiplicação, que não ultrapassa os 2 bytes, deverá ficar guardado em:
 - **1502H** se for um número de 8 bits;
 - **1502H e 1503H** (byte mais significativo) se for um número maior que 8 bits.

FIM

V.S.F.F.

INSTRUÇÕES DO MICROPROCESSADOR 8085

INSTRUÇÕES DE TRANSFERÊNCIA DE DADOS

INSTRUÇÕES ARITMÉTICAS E LÓGICAS

Somar *	Somar *	Soma dupla +	Subtrair *	Subtrair *	Incrementar **
A 87 B 80 C 81 D 82 E 83 H 84 L 85 M 86	A 8F B 88 C 89 D 8A E 8B H 8C L 8D M 8E	DAD: B 09 D 19 H 29 SP 39	A 97 B 90 C 91 D 92 E 93 H 94 L 95 M 96	A 9F B 98 C 99 D 9A E 9B H 9C L 9D M 9E	A 3C B 04 C 0C D 14 E 1C H 24 L 2C M 34
ADD	ADC		SUB	SBB	INR
Lógicas *	Lógicas *	Lógicas *	Lógicas *	Imediatas *	INX
A A7 B A0 C A1 D A2 E A3 H A4 L A5 M A6	A AF B A8 C A9 D AA E AB H AC L AD M AE	A B7 B B0 C B1 D B2 E B3 H B4 L B5 M B6	A BF B B8 C B9 D BA E BB H BC L BD M BE	ADI byte C6 ACI byte CE SUI byte D6 SBI byte DE ANI byte E6 XRI byte EE ORI byte F6 CPI byte FE	B 03 D 13 H 23 SP 33
ANA	XRA	ORA	CMP		Decrementar **
Especiais	DAA *	27	Rotação +		DCR
	CMA	2F	RLC	07	A 3D B 05 C 0D D 15 E 1D
	STC +	37	RRC	0F	H 25 L 2D M 35
	CMC	3F	RAL	17	
			RAR	1F	
					DCX
• - todos os bits de flag (S, Z, AC, P e CY) são afectados.					B 0B D 1B H 2B SP 3B
** - todos os bits de flag, excepto o CY (transporte), são afectados.					
As instruções INX e DCX não afectam nenhuma flag.					
+ - apenas CY é afectado.					
P = "1" se paridade par					

INSTRUÇÕES DE DESVIO

Saltar	Retornar
JMP end	C3
JNZ end	C2
JZ end	CA
JNC end	D2
JC end	DA
JPO end	E2
JPE end	EA
JP end	F2
JM end	FA
PCHL	E9

Chamar

CALL end	CD
CNZ end	C4
CZ end	CC
CNC end	D4
CC end	DC
CPO end	E4
CPE end	EC
CP end	F4
CM end	FC

Recomeçar

RST	0 C7
	1 CF
	2 D7
	3 DF
	4 E7
	5 EF
	6 F7
	7 FF

INSTRUÇÕES DE CONTROLO

Operação com pilha		Entrada/Saída	
PUSH	B	C5	OUT byte
	D	D5	IN byte
	H	E5	
	PSW	F5	
POP	B	C1	Controlo
	D	D1	DI F3
	H	E1	EI FB
	PSW	F1	NOP 00
XTHL		E3	HLT 76
SPHL		F9	RIM 20
			SIM 30

COTAÇÕES

GRUPO I

1.	36 pontos
1.1.	10 pontos
1.2.	26 pontos
2.	32 pontos
3.	40 pontos
	Subtotal	108 pontos

GRUPO II

1.	16 pontos
2.	32 pontos
2.1.	24 pontos
2.2.	8 pontos
3.	44 pontos
	Subtotal	92 pontos
	TOTAL	200 pontos