

**EXAME NACIONAL DO ENSINO SECUNDÁRIO**

**12.º Ano de Escolaridade (Decreto-Lei n.º 286/89, de 29 de Agosto)**

**Curso Tecnológico de Electrotecnia/Electrónica**

**Duração da prova: 120 minutos  
2005**

**2.ª FASE**

**PROVA ESCRITA DE SISTEMAS DIGITAIS**

---

A prova é constituída por dois Grupos, I e II.

As justificações que apresentar devem ser completas e sucintas.

A prova inclui, na página 5, a relação completa das instruções do microprocessador 8085.

## GRUPO I

1. A figura 1 representa um circuito sequencial construído a partir de dois biestáveis tipo T, capaz de gerar na saída **S** um sinal com uma frequência dependente da frequência do sinal de *clock*.

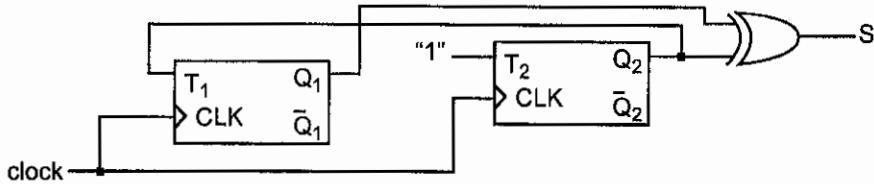


Figura 1

Desenhe na sua folha de prova a figura 2. Complete-a com o sinal que se obtém na saída **S** do circuito representado na figura 1, justificando o valor da sua frequência, sabendo que a frequência do sinal do *clock* é de 30 Hz.

Considere inicialmente  $Q_1 = Q_2 = 0$ .

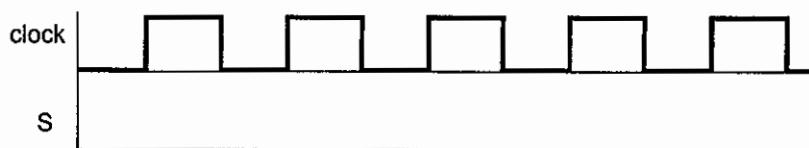


Figura 2

2. Uma memória **ROM**, baseada numa matriz de diodos, está programada com a informação binária indicada na tabela da figura 3.

Endereços			Dados			
$A_2$	$A_1$	$A_0$	$D_3$	$D_2$	$D_1$	$D_0$
0	0	0	0	0	0	0
0	0	1	1	1	0	0
0	1	0	0	0	1	1
0	1	1	1	1	0	1
1	0	0	1	0	1	0
1	0	1	1	1	0	0
1	1	0	0	0	1	0
1	1	1	0	0	0	0

Figura 3

Utilizando uma arquitectura linear, estabeleça o esquema da memória, com a representação do descodificador de endereços através de portas lógicas, e a matriz de diodos programada de acordo com os dados da tabela.

3. Desenhe o diagrama de estados de um detector de Moore que dispõe de uma saída **F** que activa ao nível lógico «1» sempre que detecta, na sua entrada **E**, uma sequência iniciada por «1» e seguida de dois «0», em três impulsos consecutivos de *clock*. Detectada a sequência de activação, a saída desactiva no impulso de *clock* seguinte, retomando o circuito o estado inicial.

4. Estabeleça, com biestáveis tipo D, tão simplificadas quanto possível, as equações de excitação necessárias à implementação de um contador sequencial síncrono, que efectue a sequência em binário correspondente a 0, 1, 2, 3, 4, 5, 6, 7 [0, ...]

Justifique a resposta através da construção da tabela de transição de estados e excitação dos biestáveis.

## GRUPO II

1. Sabendo que o ciclo de instrução de **STAX B** do microprocessador 8085 comprehende 2 ciclos de máquina, com um total de 7 estados, determine o tempo necessário para que o microprocessador, que opera à frequência de 3 MHz, procure e execute a instrução.
2. Considere o seguinte programa escrito em linguagem **Assembly**, assim como o extracto da memória de dados do microprocessador 8085, representados na figura 4.

Programa em Assembly		Memória de dados	
Endereço	Conteúdo	Endereço	Conteúdo
MVI A, 15H		.....	.....
LXI H, 1600H		15FDH	05H
MVI D, 00H		15FEH	F0H
MVI E, 02H		15FFH	33H
DAD D		1600H	41H
INX H		1601H	CFH
ADD M		1602H	10H
HLT		1603H	85H
		.....	.....

Figura 4

Indique e justifique, após a execução do programa, os conteúdos finais:

- 2.1. do par de registos HL.
- 2.2. do acumulador.
3. Estabeleça um programa em linguagem **Assembly**, com as instruções do microprocessador 8085, que permita efectuar com os números inteiros e diferentes de zero X e Y, considerados números binários sem sinal, guardados, respectivamente, nas posições de memória 1200H e 1201H, as seguintes operações:
  - o complemento para dois do resultado da adição de X com Y (que não ultrapassa os 8 bits), se o número X for menor ou igual ao número Y, guardando esse complemento em 1202H;
  - a diferença dos números ( $X - Y$ ), se o número X for maior que Y, guardando o resultado dessa diferença na posição de memória 1203H.

**FIM**

## **INSTRUÇÕES DO MICROPROCESSADOR 8085**

## **INSTRUÇÕES DE TRANSFERÊNCIA DE DADOS**

MOV		Mover		Mover		Mover		Mover		Mover	
A,A	7F	B,A	47	C,A	4F	D,A	57	E,A	5F	Mover	
A,B	78	B,B	40	C,B	48	D,B	50	E,B	58		
A,C	79	B,C	41	C,C	49	D,C	51	E,C	59		
A,D	7A	B,D	42	C,D	4A	D,D	52	E,D	5A		
A,E	7B	B,E	43	C,E	4B	D,E	53	E,E	5B		
A,H	7C	B,H	44	C,H	4C	D,H	54	E,H	5C		
A,L	7D	B,L	45	C,L	4D	D,L	55	E,L	5D		
A,M	7E	B,M	46	C,M	4E	D,M	56	E,M	5E		
MOV		Mover		Mover		Mover		Mover imediato		Carregar imediato	
H,A	67	L,A	6F	M,A	77	A,byte	3E	B,dble	01	LXI	
H,B	60	L,B	68	M,B	70	B,byte	06	D,dble	11		
H,C	61	L,C	69	M,C	71	C,byte	0E	H,dble	21		
H,D	62	L,D	6A	M,D	72	D,byte	16	SP,dble	31		
H,E	63	L,E	6B	M,E	73	E,byte	1E				
H,H	64	L,H	6C	M,H	74	H,byte	26				
H,L	65	L,L	6D	M,L	75	L,byte	2E				
H,M	66	L,M	6E			M,byte	36				
XCHG EB						Carregar/armazenar					
LDAX B 0A STAX B 02						end = endereço de 16 bits					
LDAX D 1A STAX D 12											
LHLD end 2A SHLD end 22											
LDA end 3A STA end 32											

## **INSTRUÇÕES ARITMÉTICAS E LÓGICAS**

INSTRUÇÕES ARITMÉTICAS E LÓGICAS																	
Somar *			Somar *			Soma dupla +			Subtrair *			Subtrair *			Incrementar **		
A	87		A	8F		B	09		A	97		A	9F		A	3C	
B	80		B	88		D	19		B	90		B	98		B	04	
C	81		C	89		H	29		C	91		C	99		C	0C	
D	82		D	8A		SP	39		D	92		D	9A		D	14	
ADD			ADC						SUB			SBB			INR		
E	83		E	8B					E	93		E	9B		E	1C	
H	84		H	8C					H	94		H	9C		H	24	
L	85		L	8D					L	95		L	9D		L	2C	
M	86		M	8E					M	96		M	9E		M	34	
Lógicas *			Lógicas *			Lógicas *			Lógicas *			Imediatas *			INX		
A	A7		A	AF		A	B7		A	BF		ADI byte	C6		B	03	
B	A0		B	A8		B	B0		B	B8		ACI byte	CE		D	13	
C	A1		C	A9		C	B1		C	B9		SUI byte	D6		H	23	
D	A2		D	AA		D	B2		D	BA		SBI byte	DE		SP	33	
E	A3		E	AB		E	B3		E	BB		ANI byte	E6		Decrementar **		
H	A4		H	AC		H	B4		H	BC		XRI byte	EE		A	3D	
L	A5		L	AD		L	B5		L	BD		ORI byte	F6		B	05	
M	A6		M	AE		M	B6		M	BE		CPI byte	FE		C	0D	
ANA			XRA			ORA			CMP						DCR		
Especiais			DAA *			Rotação +			RLC			DCX			DCX		
			DAA *	27		RLC	07		RRC	0F					B	0B	
			CMA	2F		RAL	17		RAL	17					D	1B	
			STC +	37		RAR	1F								H	2B	
			CMC	3F											SP	3B	
<ul style="list-style-type: none"> <li>* – todos os bits de flag (S, Z, AC, P e CY) são afectados.</li> <li>** – todos os bits de flag, excepto o CY (transporte), são afectados.</li> <li>As instruções INX e DCX não afectam nenhuma flag.</li> <li>+ – apenas CY é afectado.</li> <li>P = "1" se paridade par</li> </ul>																	
Mnemónicos com direitos autorais reservados pela Intel Corporation.																	

## **INSTRUÇÕES DE DESVIO**

V.S.F.F.

## COTAÇÕES

### GRUPO I

- |         |           |
|---------|-----------|
| 1. .... | 32 pontos |
| 2. .... | 34 pontos |
| 3. .... | 20 pontos |
| 4. .... | 22 pontos |

---

Subtotal ..... **108 pontos**

### GRUPO II

- |           |           |
|-----------|-----------|
| 1. ....   | 12 pontos |
| 2. ....   | 36 pontos |
| 2.1. .... | 16 pontos |
| 2.2. .... | 20 pontos |
| 3. ....   | 44 pontos |

---

Subtotal ..... **92 pontos**

---

**TOTAL ..... 200 pontos**