

EXAME NACIONAL DO ENSINO SECUNDÁRIO

12.º Ano de Escolaridade (Decreto-Lei n.º 286/89, de 29 de Agosto)
Curso Tecnológico de Electrotecnia/Electrónica

Duração da prova: 120 minutos
1998

2.ª FASE

PROVA ESCRITA DE SISTEMAS DIGITAIS

- As justificações que apresentar devem ser completas e sucintas.
- A prova inclui uma folha com a tabela resumida do conjunto de instruções do microprocessador 8085.

I

1. A figura 1 representa um circuito biestável síncrono, elaborado a partir de um biestável D, ao qual se juntou um conjunto de portas lógicas.

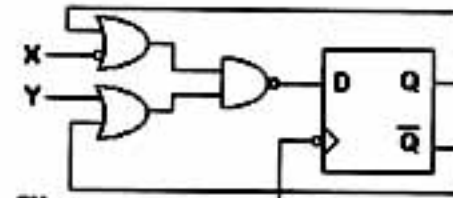


Figura 1

1.1. Indique que tipo de biestável síncrono representa a figura 1, justificando a sua resposta através da tabela de funcionamento.

1.2. Desenhe a evolução temporal da saída Q do circuito da figura 1, em resposta aos sinais representados na figura 2. Considere o estado inicial de Q = 0.

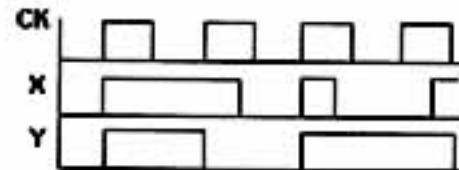


Figura 2

2. A figura 3 representa a tabela de verdade de uma memória ROM, com uma matriz de dados formada por díodos, que relaciona o endereçamento de entrada com as informações obtidas no barramento de saída.

Endereços		Dados				Hex.
A1	A0	D3	D2	D1	D0	
0	0	0	0	1	1	3
0	1	1	1	1	1	F
1	0	0	1	0	1	5
1	1	1	0	1	1	B

Figura 3

2.1. Indique a diferença básica entre uma memória PROM e uma memória EPROM.

2.2. Utilizando uma estrutura linear, estabeleça o circuito da memória ROM através de uma matriz de dados com díodos e um decodificador de endereços com portas lógicas.

V.S.F.F.

3. Indique as características de uma memória RAM de 2K x 8 bits, quanto:
- à capacidade;
 - ao número de bits por posição de memória;
 - ao número de linhas de endereços;
 - ao número de linhas de dados.
4. Pretende-se projectar um circuito sequencial síncrono, com uma entrada X e uma saída Z, capaz de cumprir o seguinte funcionamento:
A saída Z, inicialmente a «0», assume o valor lógico «1», sempre que na entrada X se verificar a sequência «1 0 1».
Detectada esta sequência, a saída deve seguir a entrada, apenas voltando ao estado inicial quando na entrada X se verificar a sequência de dois «0» seguidos.
- 4.1. Elabore o diagrama de estados para um detector tipo Mealy.
- 4.2. Utilizando elementos de memória tipo D, estabeleça as equações de excitação, simplificadas, dos biestáveis e da saída Z do circuito.

II

1. Sabendo que os conteúdos do acumulador e do registo C do microprocessador são, respectivamente, de 53H e 7AH, indique, justificando, o conteúdo final do acumulador, após a execução das seguintes instruções:
- 1.1. SUB C
- 1.2. CMP C
2. Considere o seguinte programa fonte escrito em linguagem Assembly:

```

ORG 1000H
LXI B,1111H
LXI H,10F0H
DAD B
SHLD 1300H
RST 1
END

```

Através da análise e execução do programa, instrução a instrução, indique, justificando, os conteúdos finais das posições de memória 1300H e 1301H.

3. Estabeleça um programa em linguagem Assembly que lhe permita efectuar a seguinte operação: $2 \cdot (X + Y)$
Os números X e Y (inteiros e positivos) estão guardados, respectivamente, nas posições de memória 1600H e 1601H.
Se o resultado da operação não exceder 8 bits, deverá ser visualizado no campo de dados do display, utilizando para o efeito a sub-rotina VAC gravada na EPROM a partir do endereço 04D5H e que permite visualizar o conteúdo do acumulador.
Se o resultado da operação exceder 8 bits, deverá ser guardado na RAM a partir da posição de memória 1800H.

FIM

INSTRUÇÕES DO MICROPROCESSADOR 8085

INSTRUÇÕES DE TRANSFERÊNCIA DE DADOS

	Mover	Mover	Mover	Mover	Mover
MOV:	A,A 7F A,B 78 A,C 79 A,D 7A A,E 7B A,H 7C A,L 7D A,M 7E	B,A 47 B,B 40 B,C 41 B,D 42 B,E 43 B,H 44 B,L 45 B,M 46	C,A 4F C,B 48 C,C 49 C,D 4A C,E 4B C,H 4C C,L 4D C,M 4E	D,A 57 D,B 50 D,C 51 D,D 52 D,E 53 D,H 54 D,L 55 D,M 56	E,A 5F E,B 58 E,C 59 E,D 5A E,E 5B E,H 5C E,L 5D E,M 5E
MOV:	H,A 67 H,B 60 H,C 61 H,D 62 H,E 63 H,H 64 H,L 65 H,M 66	LA 6F L,B 68 L,C 69 L,D 6A L,E 6B L,H 6C L,L 6D L,M 6E	M,A 77 M,B 70 M,C 71 M,D 72 M,E 73 M,H 74 M,L 75	Mover imediato A,byte 3E B,byte 06 C,byte 0E D,byte 16 E,byte 1E H,byte 26 L,byte 2E M,byte 36	LX: Carregar imediato B, dble 01 D, dble 11 H, dble 21 SP, dble 31
			XCHG EB		
	Carregar/armazenar				
	LDAX B 0A	STAX B 02			
	LDAX D 1A	STAX D 12			
	LHLD end 2A	SHLD end 22			
	LDA end 3A	STA end 32			
			end = endereço de 16 bits		

INSTRUÇÕES ARITMÉTICAS E LÓGICAS

	Somar *	Somar *	Some duplo *	Subtrair *	Subtrair *	Incrementar **
ADD:	A 87 B 80 C 81 D 82 E 83 H 84 L 85 M 86	ADC: A 8F B 88 C 89 D 8A E 8B H 8C L 8D M 8E	DAD: B 09 D 19 H 29 SP 39	SUB: A 97 B 90 C 91 D 92 E 93 H 94 L 95 M 96	SBB: A 9F B 98 C 99 D 9A E 9B H 9C L 9D M 9E	INR: A 3C B 04 C 0C D 14 E 1C H 24 L 2C M 34
ANA:	A 47 B 40 C 41 D 42 E 43 H 44 L 45 M 46	XRA: A 4F B 48 C 49 D 4A E 4B H 4C L 4D M 4E	ORA: A 57 B 50 C 51 D 52 E 53 H 54 L 55 M 56	CMP: A 6F B 68 C 69 D 6A E 6B H 6C L 6D M 6E	Imediatas * ADI byte C8 ACI byte CE SUI byte D6 SBI byte DE ANI byte E6 XRI byte EE ORI byte F6 CPI byte FE	DCR: A 3D B 05 C 0D D 15 E 1D H 25 L 2D M 35
						DCX: B 06 D 1B H 2B SP 3B
			Especiais		Rotação *	
			DAA * 27 CMA 2F STC + 37 CMC 3F		RLC 07 RRC 0F RAL 17 RAR 1F	
<p>* - todos os bits de flag (S, Z, AC, P e CY) são afectados ** - todos os bits de flag, excepto o CY (transporte), são afectados As instruções INX e DCX não afectam nenhuma flag + - apenas CY é afectado P = 1 se pendente par Os memmóricos com direitos autorais reservados pela Intel Corporation</p>						

INSTRUÇÕES DE DESVIO

Saltar	Retornar	Chamar	Recomeçar		Operação com pilha	Entrada/Saída
JMP end C3 JNZ end C2 JZ end CA JNC end D2 JC end DA JPO end E2 JPE end EA JP end F2 JM end FA PCML end E9	RET C9 RNZ C0 RZ C8 RNC D0 RC D6 RPO E0 RPE E8 RP F0 RM F8	CALL end CD CHZ end C4 CZ end CC CHC end D4 CC end DC CPO end E4 CPE end EC CP end F4 CM end FC	RST: 0 C7 1 CF 2 D7 3 DF 4 E7 5 EF 6 F7 7 FF		PUSH: B C8 D D5 H E8 PSW F5	OUT byte D3 IN byte D8
					POP: B C1 D D1 H E1 PSW F1	Controlo DI F3 EI F8 NOP 00 HLT 76 RIM 20 SIM 30
					XTHL E3 SPHL F9	

V.S.F.F.

COTAÇÕES

I

1.....	34 pontos
1.1.....	22 pontos
1.2.....	12 pontos
2.....	22 pontos
2.1.....	6 pontos
2.2.....	16 pontos
3.....	12 pontos
4.....	44 pontos
4.1.....	16 pontos
4.2.....	28 pontos

II

1.....	22 pontos
1.1.....	12 pontos
1.2.....	10 pontos
2.....	20 pontos
3.....	46 pontos
<hr/>	
TOTAL	200 pontos